

Brumel



⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑯ Offenlegungsschrift
⑯ DE 100 17 622 A 1

⑯ Int. Cl. 7:
G 01 R 31/3183
G 01 R 31/3167

DE 100 17 622 A 1

⑯ Aktenzeichen: 100 17 622.4
⑯ Anmeldetag: 31. 3. 2000
⑯ Offenlegungstag: 23. 11. 2000

⑯ Unionspriorität:
11-99276 06. 04. 1999 JP
11-290042 12. 10. 1999 JP
⑯ Anmelder:
Advantest Corp., Tokio/Tokyo, JP
⑯ Vertreter:
PFENNIG MEINIG & PARTNER GbR, 80336
München

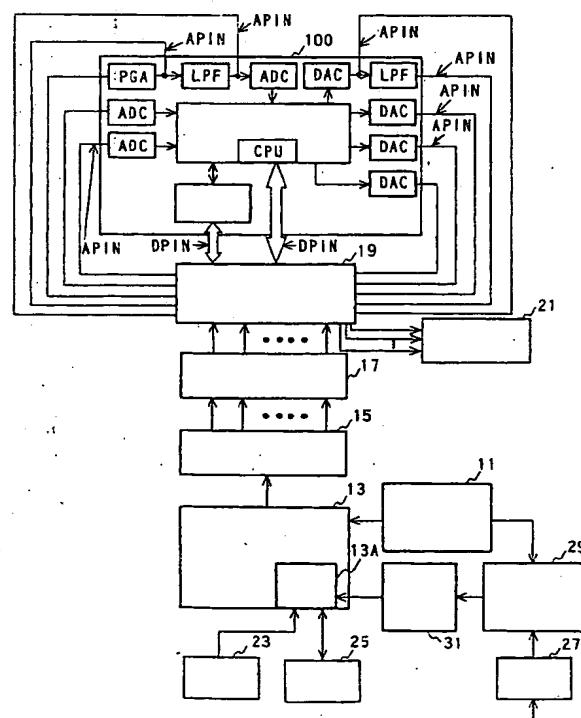
⑯ Erfinder:
Furukawa, Yasuo, Tokio/Tokyo, JP; Asami, Koji,
Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑯ Prüfvorrichtung und Verfahren zum elektrischen Prüfen von elektronischen Vorrichtungen

⑯ Eine Prüfvorrichtung zum elektrischen Prüfen einer elektronischen Vorrichtung (DUT) 100 weist einen Musterspeicher 13A, einen Mustergenerator 13, ein erstes Filter 20B und eine elektronische Stiftanordnung 19 auf. Der Musterspeicher speichert Daten, welche zu der DUT zu liefernde Prüfmuster definieren. Der Mustergenerator erzeugt mehrere Prüfmuster, die an mehreren Eingabestiften der DUT einzugeben sind und welche Digitalsignale verwenden, auf der Grundlage der in dem Musterspeicher gespeicherten Daten. Das erste Filter wandelt wenigstens eines der mehreren Prüfmuster in Analogsignale um. Die elektronische Stiftanordnung liefert die mehreren Prüfmuster enthaltend das Analogsignal-Prüfmuster zu der DUT.



DE 100 17 622 A 1

Beschreibung

Die vorliegende Erfindung bezieht sich auf eine Prüfvorrichtung und ein Verfahren zum Prüfen einer elektronischen Vorrichtung mit mehreren Eingangsstiften, und insbesondere auf eine Prüfvorrichtung und ein Verfahren zum Prüfen einer elektronischen Vorrichtung mit einem Eingangsstift, an welchem analoge Signale einzugeben sind.

Eine Prüfvorrichtung zum Prüfen einer elektronischen Vorrichtung wie einer integrierten Schaltung mit analogen Schaltungen und digitalen Schaltungen ist bekannt.

Fig. 1 zeigt eine Struktur einer bekannten Prüfvorrichtung. Die Prüfvorrichtung weist digitale Schaltungen und analogen Schaltungen auf. Die Prüfvorrichtung ist in der Lage, eine elektronische Vorrichtung mit einer Vielzahl von Digitalstiften zur Eingabe und Ausgabe digitaler Signale und einer Vielzahl von Analogstiften zur Eingabe und Ausgabe analoger Signale zu prüfen. Die von der Prüfvorrichtung zu prüfende elektronische Vorrichtung wird nachfolgend als DUT bezeichnet.

Die in Fig. 1 gezeigte DUT 100 enthält analoge Schaltungen wie eine programmierbare Verstärkungsamplitude (PGA), ein Tiefpaßfilter (LPF), einen Analog/Digital-Wandler (ADC) und einen Digital/Analog-Wandler (DAC). Die in Fig. 1 gezeigte DUT 100 enthält auch digitale Schaltungen wie logische Schaltungen enthaltend eine Speicherschnittstelle und eine zentrale Verarbeitungseinheit (CPU), mehrere Analogstifte APIN und mehrere Digitalstifte DPIN. Die Analogstifte APIN werden zur Eingabe und Ausgabe analoger Signale in die und aus den Analogschaltungen der DUT 100 verwendet. Die Digitalstifte DPIN werden zur Eingabe und Ausgabe digitaler Signale in die und aus den Digitalschaltungen der DUT 100 verwendet.

Die Prüfvorrichtung enthält einen Taktgenerator 101, einen Mustergenerator 103, eine elektronische Digitalstiftanordnung 105, eine Digital/Analog-Synchronschaltung 107, einen Generator 109 für beliebige Wellenformen (AWG), eine elektronische Analogstiftanordnung 111 und einen Digitalisierer 113. Der Taktgenerator 101 erzeugt ein vorbestimmtes Taktsignal. Der Mustergenerator 103 erzeugt mehrere Prüfmuster, welche digitale Signale verwenden auf der Grundlage des von dem Taktgenerator 101 erzeugten Taktsignals. Die digitalen Signale der Prüfmuster werden zu den mehreren Digitalstiften DPIN der DUT 100 geliefert.

Die elektronische Digitalstiftanordnung 105 liefert die digitalen Signale der von dem Mustergenerator erzeugten Prüfmuster zu vorbestimmten Eingabedigitalstiften DPIN der DUT 100.

Die elektronische Digitalstiftanordnung 105 empfängt Ausgangssignale von den vorbestimmten Ausgangsdigitalstiften DPIN der DUT 100. Die Digital/Analog-Synchronschaltung 107 synchronisiert den Mustergenerator 103 und den AWG 109. Der AWG 109 erzeugt eine Art von vorbestimmtem Analogsignal und gibt dieses aus.

Die elektronische Analogstiftanordnung 111 enthält Signalleitungen und mehrere Schalter SW. Das von dem AWG 109 erzeugte Analogsignal wird an einem vorbestimmten Eingangsanalogstift APIN der DUT 100 eingegeben durch Betätigen der Schalter SW. Das von einem vorbestimmten Ausgangsanalogstift APIN der DUT 100 ausgegebene Analogsignal wird in den Digitalisierer 113 eingegeben durch Betätigen der Schalter SW. Der Digitalisierer 113 misst und analysiert Frequenzcharakteristiken und Gruppenverzögerungen auf der Grundlage des von der DUT 100 ausgegebenen Analogsignals.

Fig. 2 zeigt die Struktur eines Generators für beliebige Wellenformen in der bekannten Prüfvorrichtung. Der Generator 109 für beliebige Wellenformen enthält eine zentrale

Verarbeitungseinheit (CPU) 109A, einen Wellenformspeicher 109B, eine Folgesteuereinheit 109C, einen Gesamtmaßstab-Digital/Analog-Wandler (Gesamtmaßstab-DAC) 109D, einen Versetzungs-Digital/Analog-Wandler (Versetzungs-DAC) 109E, einen Digital/Analog-Wandler (DAC) 109F, ein Tiefpaßfilter (LPF) 109G, eine Amplitude 109H, ein Dämpfungsglied (ATT) 109I und eine Korrekturberechnungsvorrichtung 109J.

Unter der Steuerung der CPU 109A von dem Generator 109 für beliebige Wellenformen durchgeführte Operation werden nachfolgend beschrieben. Die Folgesteuervorrichtung 109C liest aufeinanderfolgend Daten aus dem Wellenformspeicher 109B auf der Grundlage des von dem Taktgenerator 101 ausgegebenen Taktsignals und der Steuerung der Digital/Analog-Synchronschaltung 107, um sie zu dem DAC 109F auszugeben. Der DAC 109F wandelt von dem Wellenformspeicher 109B ausgegebene Daten in ein vorbestimmtes Datenformat um, um sie zu dem LP 109G auszugeben, auf der Grundlage von von dem Gesamtmaßstab-DAC 109D ausgegebenen Signalen und des von dem Taktgenerator 101 ausgegebenen Taktsignals.

Das LPF 109G filtert die von dem DAC 109F eingegebenen Daten für die Ausgabe zu dem Verstärker 109H. Der Verstärker 109H addiert Versetzungswerte, die von dem Versetzungs-DAC 109E ausgegeben wurden, zu dem von dem LPF 109G ausgegebenen Analogsignal, zur Ausgabe an den ATT 109I. Der ATT 109I dämpft die Spannung des Analogsignals auf einen Wert innerhalb eines vorbestimmten Bereichs zur Ausgabe zu der elektronischen Analogstiftanordnung 111. Die Korrekturberechnungsvorrichtung 109J berechnet das von ATT 109I ausgegebene Analogsignal. Das Ergebnis der Berechnung durch Korrekturberechnungsvorrichtung 109J wird zum Korrigieren des Signals verwendet.

Fig. 3 zeigt ein Verfahren zum Erzeugen des Analogsignals unter Verwendung der bekannten Prüfvorrichtung. Zuerst wird ein Analogsignal mit einer gewünschten Wellenform für die Lieferung zu der DUT 100 ausgewählt (S100). Eine Abtastfrequenz FS zum Abtasten des Analogsignals (S102) wird bestimmt. Im Allgemeinen wird die Abtastfrequenz FS bestimmt durch Teilen der Periode der Wellenform des Analogsignals durch die Speicherlängen, welche der Wellenformspeicher 109B speichern kann. Das ausgewählte Analogsignal wird erzeugt, in Übereinstimmung mit der bestimmten Abtastfrequenz FS abgetastet und in dem Wellenformspeicher 109B gespeichert (S104). Die in dem Wellenformspeicher 109B gespeicherten Daten werden aufeinander folgend ausgelesen, wenn das Analogsignal zu erzeugen ist. Dann wird das Analogsignal ausgegeben (S106).

Es ist erforderlich, mehrere Analogsignale gleichzeitig zu der elektronischen Vorrichtung zu liefern oder synchronisierte digitale Signale und analoge Signale zu der elektronischen Vorrichtung zu liefern, um eine elektronische Vorrichtung mit Analogschaltungen und Digitalschaltungen wie vorbeschrieben zu prüfen.

Jedoch ist es bei der vorstehend beschriebenen bekannten Prüfvorrichtung erforderlich, daß die Prüfvorrichtung mehrere Generator für willkürliche Wellenformen aufweisen, um mehrere Analogsignale gleichzeitig zu der elektronischen Vorrichtung zu liefern. Dies führt zu einer Prüfvorrichtung, die groß und kostenaufwendig ist. Die Prüfvorrichtung muß die Digital/Analog-Synchronschaltung enthalten, um die analogen Signale und die digitalen Signale zu synchronisieren. Die Digital/Analog-Synchronschaltung hat eine komplizierte Struktur, welche die Prüfvorrichtung kostenaufwendig macht. Weiterhin besteht ein anderes Problem, selbst bei Vorhandensein der Digital/Analog-Synchronschaltung, daß die Digitalsignale und die Analogsignale

gnale nicht genau synchronisiert werden können für die Lieferung zu der elektronischen Vorrichtung. Es ist erforderlich, daß die Prüfvorrichtung in der Lage ist, leicht die Zeiten für die Erzeugung der Analogsignale und der Digitalsignale, die zu der elektronischen Vorrichtung zu liefern sind, einzustellen.

Es ist daher die Aufgabe der vorliegenden Erfindung, eine Prüftechnik vorzusehen, welche die vorgenannten Probleme des Standes der Technik überwindet. Diese Aufgabe wird durch in den unabhängigen Ansprüchen beschriebene Kombinationen gelöst. Die abhängigen Ansprüchen definieren weitere vorteilhafte und beispielhafte Kombinationen der vorliegenden Erfindung.

Die Prüfvorrichtung gemäß der vorliegenden Erfindung dient zum elektrischen Prüfen einer elektronischen Vorrichtung mit mehreren Eingangsstiften. Ein Aspekt der vorliegenden Erfindung umfasst einen Mustergenerator, der mehrere digitale Signale verwendende Prüfmuster erzeugt, auf der Grundlage von Daten, die mehrere Prüfmuster enthaltend ein Analogsignal-Prüfmuster und ein Digitalsignal-Prüfmuster definieren, welche zu der elektronischen Vorrichtung zu liefern sind, wobei die Prüfmuster an den mehreren Eingabestiften der elektronischen Vorrichtung eingegeben und ein erstes Filter die digitalen Signale des Analogsignal-Prüfmusters in Analogsignale umwandelt. Die mehreren Prüfmuster enthaltend das Analogsignal-Prüfmuster werden zu der elektronischen Vorrichtung geliefert.

Das erste Filter wandelt die Digitalsignale in die Analogsignale um. Die Digitalsignale sind digitale Signale des Analogsignal-Prüfmusters, und ein Tiefpaßfilter oder ein Bandpaßfilter als das erste Filter wandelt die digitalen Signale in die Analogsignale um.

In dieser Struktur wird das Prüfmuster des Analogsignal-Prüfmusters als Digitalsignale erzeugt. Daher können die Prüfung für Analogsignale und die Prüfung für Digitalsignale erforderlichenfalls synchronisiert werden. Da der Mustergenerator das Prüfmuster der Analogsignale erzeugt, besteht keine Notwendigkeit, beispielsweise einen Generator für beliebige Wellenformen vorzusehen. Beispielsweise wird eine Delta/Sigma-Modulation verwendet, um das Analogsignal-Prüfmuster als die digitalen Signale zu erzeugen.

Die Prüfvorrichtung kann weiterhin eine Anzeigeeinheit aufweisen, welche ein Diagramm wiedergibt, in welchem sowohl das Analogsignal-Prüfmuster als auch das Digitalsignal-Prüfmuster in Übereinstimmung mit einer Zeitbasis gezeigt sind. Die Prüfvorrichtung kann weiterhin eine Zeitsetzeinheit aufweisen zum Setzen der Zeit für die Lieferung des Analogsignal-Prüfmusters und des Digitalsignal-Prüfmusters zu der elektronischen Vorrichtung. Die Prüfvorrichtung kann ein zweites Filter mit einer spezifischen Differenz gegenüber dem ersten Filter aufweisen, das die digitalen Signale des von dem Mustergenerator erzeugten Prüfmusters in Analogsignale umwandelt, und eine Filterumschalt-einheit zur Auswahl eines der Analogsignale der Prüfmuster, die von dem ersten Filter und dem zweiten Filter erzeugt wurden, um dieses zu der elektronischen Vorrichtung zu liefern.

Ein Aspekt des Verfahrens zum elektrischen Prüfen einer elektronischen Vorrichtung mit mehreren Eingabestiften gemäß der vorliegenden Erfindung umfasst die Erzeugung mehrere digitale Signale verwendender Prüfmuster auf der Grundlage von Daten, die mehrere Prüfmuster enthaltend ein Analogsignal-Prüfmuster und ein Digitalsignal-Prüfmuster, die zu der elektronischen Vorrichtung zu liefern sind, definieren, um an den mehreren Eingabestiften der elektronischen Vorrichtung eingegeben zu werden; die Umwandlung der digitalen Signale des Analogsignal-Prüfmusters in Analogsignale; und die Lieferung der mehreren

Prüfmuster enthaltend das Analogsignal-Prüfmuster zu der elektronischen Vorrichtung.

Ein anderer Aspekt des Verfahrens zum elektrischen Prüfen einer elektronischen Vorrichtung mit mehreren Eingabestiften gemäß der vorliegenden Erfindung weist einen ersten bis dritten Schritt auf. Der erste Schritt erzeugt digitale Daten auf der Grundlage eines einzigen Zeitsignals, wobei die digitalen Daten erste digitale Daten für Analogsignale zum Prüfen der Analogschaltung und zweite digitale Daten für Digitalsignale zum Prüfen der digitalen Schaltung enthalten. Der zweite Schritt wandelt die ersten digitalen Daten für Analogsignale zum Prüfen der Analogschaltung in Analogsignale um. Der dritte Schritt liefert die zweiten digitalen Daten für Digitalsignale zum Prüfen der Digitalschaltung zu der Digitalschaltung der elektronischen Vorrichtung und die Analogsignale zu der Analogschaltung der elektronischen Vorrichtung.

Der erste Schritt kann die ersten digitalen Daten für Analogsignale zum Prüfen der Analogschaltung als einen Teil der digitalen Daten unter Verwendung einer Delta/Sigma-Modulation erzeugen. Der zweite Schritt kann die ersten digitalen Daten in die Analogsignale unter Verwendung einer Bandpaßfilterung oder einer Tiefpaßfilterung umwandeln.

Die Erfindung wird im Folgenden anhand von in den Figuren dargestellten Ausführungsbeispielen näher erläutert. Es zeigen:

- Fig. 1 die Struktur einer bekannten Prüfvorrichtung,
- Fig. 2 die Struktur eines bekannten Generators für beliebige Wellenformen,
- Fig. 3 ein Verfahren zum Erzeugen eines Analogsignals unter Verwendung der bekannten Prüfvorrichtung,
- Fig. 4 die Struktur einer Prüfvorrichtung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 5 ein erstes Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 6 eine auf der Anzeigeeinheit gezeigte Darstellung der Testvorrichtung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 7 ein Beispiel der Struktur des Analog/Digital-Wandlers nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 8 ein Verfahren zum Erzeugen von Analogsignalen unter Verwendung der Prüfvorrichtung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 9 ein zweites Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 10 ein drittes Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 11 ein viertes Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung,
- Fig. 12 ein von der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung ausgegebenes Analogsignal, und
- Fig. 13 ein fünftes Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung.
- Fig. 4 zeigt eine Prüfvorrichtung gemäß dem ersten Ausführungsbeispiel der vorliegenden Erfindung. Die in Fig. 4 gezeigte Prüfvorrichtung dient zum elektrischen Prüfen einer elektronischen Vorrichtung mit mehreren Digitalstiften zur Eingabe und Ausgabe digitaler Signale sowie mehreren Analogstiften zur Eingabe und Ausgabe analoger Signale. Die von der Prüfvorrichtung zu prüfende elektronische Vorrichtung wird nachfolgend als DUT bezeichnet.

Die Prüfvorrichtung enthält einen Taktgenerator 11, einen Mustergenerator 13, ein Stiftdaten-Auswahlglied 15, eine Wellenförm-Formungsvorrichtung 17, eine elektronische Stiftanordnung 19, einen Analysator 21, eine Einstelleinheit 23, welche ein Beispiel für eine Zuführungszeit-Einheit ist, eine Anzeigeeinheit 25, eine Eingabeeinheit 27, einen Analog/Digital-Wandler (A/D-Wandler) 29 und eine Schreibsteuereinheit 31.

Der Taktgenerator 11 erzeugt ein Taktsignal zum Steuern des Zeitverhaltens der Prüfvorrichtung. Der Taktgenerator 11 erzeugt auch Subharmonische des Taktsignals. Die Subharmonischen des Taktsignals haben eine Frequenz, welche das m/n -fache ($m > 0$ und $n > 1$, m und n sind beide ganze Zahlen) von der des Taktsignals ist. Die Subharmonischen des Taktsignals können von einer Flip-Flop-Schaltung oder einem Schieberegister in Kombination mit einem logischen Gatter oder einer Phasenregelschleife erhalten werden. Das ursprüngliche Taktsignal und die Subharmonischen des Taktsignals werden als ein "Standardtaktsignal" bezeichnet. Dies bedeutet, daß der Ausdruck "Standardtaktsignal" sowohl für das ursprüngliche Taktsignal als auch für die Subharmonischen von diesem verwendet wird; ausgenommen, daß dies ausdrücklich anders bestimmt wird.

Der Mustergenerator 13 enthält einen Musterspeicher 13A. Der Musterspeicher 13A speichert Daten, welche Prüfmuster für Analogsignale definieren, die zu den Eingabeanalogschaften APIN der DUT 100 definieren, und Daten, welche Prüfmuster für zu den Eingabedigitalstiften DPIN der DUT 100 gelieferte Digitalsignale definieren. Die Prüfmuster für Analogsignale werden als "Analogsignal-Prüfmuster" und die Prüfmuster für Digitalsignale werden als "Digitalsignal-Prüfmuster" bezeichnet.

Der Mustergenerator 13 erzeugt die mehreren in dem Musterspeicher 13A gespeicherten Prüfmuster auf der Grundlage des Standardtaktsignals. Der Mustergenerator 13 kann mit der Erzeugung der Prüfmuster mit dem Standardtaktsignal selbst beginnen, oder er kann mit der Erzeugung der Prüfmuster zu einem verzögerten Zeitpunkt beginnen; wodurch die Erzeugung um eine vorbestimmte Periode gegenüber dem Taktsignal verzögert ist.

Bei diesem Ausführungsbeispiel werden ein Analogsignal-Prüfmuster definierende Daten als eine Bitanordnung in dem Musterspeicher 13A gespeichert. Die Bitanordnung wird durch eine digitale Umwandlung enthaltend eine Delta/Sigma-Modulation des Analogsignal-Prüfmusters erhalten. Jedes der Bits in der Bitanordnung entspricht einer Adresse des Speichers. Das Standardtaktsignal wird als ein Abtasttakt bei der digitalen Umwandlung verwendet, um die Bitanordnung zu erhalten. Daher können die Daten des Analogsignal-Prüfmusters, die durch die Abtastung erhalten wurden, leicht mit den Daten des Digitalsignal-Prüfmusters synchronisiert werden.

Bei diesem Ausführungsbeispiel gibt der Mustergenerator 13 die Prüfmuster im NRZ (ohne Rückkehr zu Null)-Format aus. Dies bedeutet, daß der Mustergenerator 13 kontinuierlich den logischen Wert "1" ausgibt, wenn die Daten des Musterspeichers 13A den logischen Wert "1" haben. Der Mustergenerator 13 gibt andererseits kontinuierlich den logischen Wert "0" aus, wenn die Daten des Musterspeichers 13A den logischen Wert "0" haben. Die Delta/Sigma-Modulation enthält auch eine Modulation, die als Sigma/Delta-Modulation bezeichnet wird.

Der Mustergenerator 13 erzeugt jedes der Prüfmuster auf der Grundlage der von der Einstelleinheit 23 eingestellten Zeit. Bei diesem Ausführungsbeispiel berechnet der Mustergenerator 13 eine Zeitnacheilung zwischen der ersten Zeit, in der ein Prüfmuster erzeugt wird, und der zweiten Zeit, in der ein anderes Prüfmuster erzeugt wird. Der Mustergenerator

13 erzeugt dann jedes der Prüfmuster auf der Grundlage der Zeitnacheilung.

Das Stiftdaten-Auswahlglied 15 verteilt die mehreren von dem anzupassenden Mustergenerator 13 ausgegebenen 5 Prüfmuster zu jedem der Eingabestiften der DUT 400 und gibt die Prüfmuster zu der Wellenform-Formungsvorrichtung 17 aus. Die Wellenform-Formungsvorrichtung 17 formt jedes der von dem Stiftdaten-Auswahlglied 15 verteilten Prüfmuster und gibt die Prüfmuster zu der elektronischen Stiftanordnung 19 aus.

Die elektronische Stiftanordnung 19 liefert jedes der von der Wellenform-Formungsvorrichtung 17 ausgegebenen Prüfmuster zu vorbestimmten Eingabestiften der DUT 100. Die elektronischen Stiftanordnung 19 wandelt die Prüfmuster, welche zu den Analogeingabestiften der DUT 100 zu liefern sind, in Analogsignale um und liefert die umgewandelten Prüfmuster zu der DUT 100. Die elektronischen Stiftanordnung 19 empfängt Ausgangssignale von den Ausgabestiften der DUT 100 und gibt die Ausgangssignale zu dem 20 Analysator 21 aus.

Fig. 5 zeigt ein erstes Beispiel einer Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel der Erfindung. Die elektronische Stiftanordnung 19 enthält mehrere elektronische Stiftanordnungen 20, die jeweils jedem der Stifte der DUT 100 entsprechen. Jede elektronische Stiftanordnung 20 hat einen Treiber 20A, ein erstes Tiefpaßfilter (LPF) 20B, ein zweites Tiefpaßfilter (LPF) 20C, einen Puffer 20D, eine Filterschalteinheit 20E, eine Analog/Digital-Schalteinheit 20F und eine Eingangs/Ausgangs-Schalteinheit 20G.

Der Treiber 20 wird zwischen hoher Spannung VIH und niedriger Spannung VIL betrieben. Der Treiber 20A gibt eine hohe Spannung VIH aus, wenn das von der Wellenform-Formungsvorrichtung 17 eingegebene Prüfmuster den logischen Wert "1" hat; und er gibt eine niedrige Spannung VIL, wenn das von der Wellenform-Formungsvorrichtung 17 eingegebene Prüfmuster einen logischen "0" hat. Das erste LPF 20B läßt nur Signale durch mit einer Frequenz bei einer vorbestimmten Grenzfrequenz oder darunter. Das erste 40 LPF 20B wandelt eingegebene digitale Signale in Analogsignale um. Das erste LPF 20B nach diesem Ausführungsbeispiel ist für Schallsignale, deren vorbestimmte Grenzfrequenz 20 KHz beträgt. Das zweite LPF 20C hat einen spezifischen Unterschied gegenüber dem ersten LPF 20B. Das zweite LPF 20C läßt nur Signale durch mit einer Frequenz bei einer vorbestimmten Grenzfrequenz oder darunter. Das zweite LPF 20C wandelt eingegebene digitale Signale in Analogsignale um. Das zweite LPF 20C nach diesem Ausführungsbeispiel ist für Bildsignale, deren vorbestimmte 50 Grenzfrequenz 6 MHz beträgt. Der Puffer 20D verhindert jede nachteiligen Wirkungen von der elektrischen gegenseitigen Beeinflussung zwischen den Schaltungen, indem der Puffer 20D zwischen diesen angeordnet ist.

Die Filterschalteinheit 20E wählt entweder das erste LPF 55 20B oder das zweite LPF 20C aus, zu welcher das von dem Treiber 20A ausgegebene Signal geführt werden soll. Bei diesem Ausführungsbeispiel wählt, wenn der Stift der DUT 100 entsprechend der elektronischen Stiftanordnung 20 mit dieser Filterschalteinheit 20E ein Schallsignal-Eingabeanalogschaft APIN ist, die Filterschalteinheit 20E so aus, daß das Signal durch das erste LPF 20B hindurchgeht. Wenn andererseits der Stift der DUT 100 entsprechend der elektronischen Stiftanordnung 20 mit dieser Filterschalteinheit 20E ein Bildsignal-Eingabeanalogschaft APIN ist, führt die Filterschalteinheit 20E eine Auswahl in der Weise durch, daß das Signal durch das zweite LPF 20C hindurchgeht.

Die Analog/Digital-Schalteinheit 20F wählt entweder das Analogsignal oder das Digitalsignal aus, das zu der DUT.

100 zu liefern ist. Bei diesem Ausführungsbeispiel führt, wenn der Stift der DUT 100 entsprechend der elektronischen Stiftanordnung 20, die diese Analog/Digital-Schalteinheit 20F aufweist, ein Eingabedigitalstift DPIN ist, die Analog/Digital-Schalteinheit 20F eine Auswahl in der Weise durch, daß der Ausgang des Treibers 20A mit der Eingabe/Ausgabe-Schalteinheit 20G so verbunden ist, daß das Digitalsignal hindurchgeht. Wenn andererseits der Stift der DUT 100 entsprechend der elektronischen Stiftanordnung 20, die diese Analog/Digital-Schalteinheit 20F aufweist, ein Eingabeanalogsift APIN ist, führt die Analog/Digital-Schalteinheit 20F eine Auswahl in der Weise durch, daß der Ausgang des Puffers 20D mit der Eingabe/Ausgabe-Schalteinheit 20G verbunden ist, so daß das Analogsignal hindurchgeht.

Die Eingabe/Ausgabe-Schalteinheit 20G wählt aus, ob das Signal von der Analog/Digital-Schalteinheit 20F zu dem Stift der DUT 100 ausgegeben oder das Signal von dem Stift der DUT 100 eingegeben wird. Bei diesem Ausführungsbeispiel verbindet, wenn der Stift der DUT 100 entsprechend der elektronischen Stiftanordnung 20, die diese Eingangs/Ausgangs-Schalteinheit 20G aufweist, ein Eingabestift ist, die Eingabe/Ausgabe-Schalteinheit 20G die Analog/Digital-Schalteinheit 20F mit der DUT 100, so daß das Prüfmuster in die DUT 100 eingegeben wird. Wenn andererseits der Stift der DUT entsprechend der elektronischen Stiftanordnung 20, welche diese Eingabe/Ausgabe-Schalteinheit 20G aufweist, ein Ausgabestift ist, verbindet die Eingabe/Ausgabe-Schalteinheit 20D die DUT 100 mit dem Analysator 21, so daß das Ausgabesignal von der DUT 100 in den Analysator 21 eingegeben wird. Wenn der Stift der DUT 100 entsprechend der elektronischen Stiftanordnung 20, welche diese Eingabe/Ausgabe-Schalteinheit 20G aufweist, ein Eingabe/Ausgabe-Stift ist, verbindet die Eingabe/Ausgabe-Schalteinheit 20G die Analog/Digital-Schalteinheit 20F mit der DUT 100 und die DUT 100 mit dem Analysator 21. In diesem Fall wird das Prüfmuster in die DUT 100 eingegeben und das Ausgabesignal von der DUT 100 wird in dem Analysator 21 eingegeben.

Zurückkommend auf Fig. 4, analysiert der Analysator 21 jede Operation auf der Grundlage der von der DUT 100 über die elektronische Stiftanordnung 19 ausgegebenen Ausgabesignale. Der Analysator 21 erfasst Frequenzcharakteristiken oder Gruppenverzögerungen, wenn das Ausgabesignal ein Analogsignal ist, und analysiert die Charakteristiken der DUT 100 auf der Grundlage der Erfassung.

Die Anzeigeeinheit 25 stellt Diagramme dar, die jedes der Prüfmuster zeigen, auf der Grundlage der Daten, welche die mehreren, in dem Musterspeicher 13A gespeicherten Prüfmuster definieren. Bei diesem Ausführungsbeispiel stellt die Anzeigeeinheit 25 ein Diagramm dar, in welchem mehrere Prüfmuster in Übereinstimmung mit derselben Zeitbasis gezeigt sind.

Fig. 6 zeigt ein Beispiel der auf der Anzeigeeinheit der Prüfvorrichtung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung gezeigten Darstellung. Die Anzeigeeinheit zeigt Diagramme von Digitalsignal-Prüfmustern, die an den Digitalstiften DPIN der DUT 100 einzugeben sind, enthaltend "D1", "Takt" und "D2", und Analogsignal-Prüfmuster, die an den Analogstiften APIN der DUT 100 einzugeben sind, enthaltend "VDD", "Ref1" und "Ain", in der Weise, daß diese Prüfmuster dieselbe Zeitbasis haben. Die Einstelleinheit 23 empfängt die Zeit, zu der die mehreren Prüfmuster zu der DUT 100 zu liefern sind. Bei diesem Ausführungsbeispiel empfängt die Einstelleinheit 23 die Zeit von dem Benutzer über eine Eingabevorrichtung wie eine Maus oder eine Tastatur, welche nicht in den Zeichnungen wiedergegeben ist. Wenn beispielsweise eines der in der

Fig. 6 gezeigten Prüfmuster von der Maus gezogen und in Querrichtung bewegt wird, wird die Zeit, zu welcher das Prüfmuster zu erzeugen ist, gemäß der Wegstrecke, um welche das Prüfmuster bewegt wurde, geändert.

5 Die Eingabeeinheit 27 empfängt Analogsignale der Prüfmuster, die zu der DUT 100 zu liefern sind. Der A/D-Wandler 29 wandelt die Analogsignale der von der Eingabeeinheit 27 eingegebenen Prüfmuster in Digitalsignale um. Die Schreibsteuereinheit 31 schreibt die Bitanordnung der Digitalsignale der von dem A/D-Wandler 29 umgewandelten Prüfmuster in den Musterspeicher 13A.

Fig. 7 zeigt ein Beispiel der Struktur des A/D-Wandlers nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung. Der A/D-Wandler 29 führt eine sekundäre

15 Delta/Sigma-Modulation durch. Der A/D-Wandler 29 enthält einen ersten Addierer 29A, einen zweiten Addierer 29C, ein erstes Verzögerungselement 29B, ein zweites Verzögerungselement 29D, ein drittes Verzögerungselement 29F, einen Komparator 29E und eine Einbit-D/A-Schaltung 29G. Das erste Verzögerungselement 29B verzögert ein von dem ersten Addierer 29A ausgegebenes Signal und gibt das verzögerte Signal zu dem ersten Addierer 29A.

Das zweite Verzögerungselement 29D verzögert das von dem zweiten Addierer 29C ausgegebene Signal und gibt das verzögerte Signal in den zweiten Addierer 29C ein. Das dritte Verzögerungselement 29F verzögert das von dem Komparator 29E ausgegebene Signal und gibt das verzögerte Signal in die Einbit-D/A-Schaltung 29G ein. Die Einbit-D/A-Schaltung 29G wandelt das von dem dritten Verzögerungselement 29F eingegebene Signal in ein Analogsignal um und gibt das Analogsignal in den ersten Addierer 29A und den zweiten Addierer 29C ein.

20 Der erste Addierer 29A addiert das von dem ersten Verzögerungselement 29B ausgegebene Signal zu dem von der Eingabeeinheit 27 eingegebenen Analogsignal und verringert das von der Einbit-D/A-Schaltung 29G ausgegebene Signal um das von der Eingabeeinheit 27 eingegebene Analogsignal. Der zweite Addierer 29C addiert das von dem zweiten Verzögerungselement 29D ausgegebene Signal zu dem von dem ersten

25 Addierer 29A eingegebenen Signal und verringert das von dem ersten Addierer 29A eingegebene Signal um das von der Einbit-D/A-Schaltung 29G ausgegebene Signal.

30 Das erste Verzögerungselement 29B verzögert das von dem zweiten Addierer 29C ausgegebene Signal und gibt das verzögerte Signal in den zweiten Addierer 29C ein. Das dritte Verzögerungselement 29F verzögert das von dem Komparator 29E ausgegebene Signal und gibt das verzögerte Signal in die Einbit-D/A-Schaltung 29G ein. Die Einbit-D/A-Schaltung 29G wandelt das von dem dritten Verzögerungselement 29F eingegebene Signal in ein Analogsignal um und gibt das Analogsignal in den ersten Addierer 29A und den zweiten Addierer 29C ein.

35 Der erste Addierer 29A addiert das von dem ersten Verzögerungselement 29B ausgegebene Signal zu dem von der Eingabeeinheit 27 eingegebenen Analogsignal und verringert das von der Einbit-D/A-Schaltung 29G ausgegebene Signal um das von der Eingabeeinheit 27 eingegebene Analogsignal. Der zweite Addierer 29C addiert das von dem zweiten Verzögerungselement 29D ausgegebene Signal zu dem von dem ersten

40 Addierer 29A eingegebenen Signal und verringert das von dem ersten Addierer 29A eingegebene Signal um das von der Einbit-D/A-Schaltung 29G ausgegebene Signal.

45 Der Komparator 29E vergleicht das durch das Standardtaktsignal synchronisierte und von dem zweiten Addierer 29C ausgegebene Signal mit einem Standardwert. Der Komparator 29E gibt das Ergebnis zu der Schreibsteuereinheit 31 aus. Um Überabtastungen zu aktualisieren, wird die Frequenz des Standardtaktsignals auf das 64-fache von der des analogen Schallsignals gesetzt, wenn das von der Eingabeeinheit 27 eingegebene Signal das Schallanalogsignal ist.

50 In gleicher Weise wird die Frequenz des Standardtaktsignals auf das 32- bis 64-fache von der des Bildanalogsignals gesetzt, wenn das von der Eingabeeinheit 27 eingegebene Signal ein Bildanalogsignal ist.

55 Fig. 8 zeigt ein Verfahren zum Erzeugen eines Analogsignals unter Verwendung der Prüfvorrichtung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung. Zuerst wird ein Analogsignal mit einer gewünschten Wellenform für die Lieferung zu der DUT 100 ausgewählt

60 (S10). Eine Abtastfrequenz f_s zum Abtasten des Analogsignals wird bestimmt (S12). Die Abtastfrequenz f_s ist die Frequenz des Standardtaktsignals. Das ausgewählte Analogsignal wird durch einen Generator für beliebige Wellenformen erzeugt, der in den Zeichnungen nicht dargestellt ist, und in die Eingabeeinheit 27 der Prüfvorrichtung eingegeben. Das Analogsignal wird von der Eingabeeinheit 27 in den A/D-Wandler 29 eingegeben. Der A/D-Wandler 29 tauscht das Analogsignal in Übereinstimmung mit der Abtast-

65

frequenz f_s des von dem Taktgenerator **11** gelieferten Standardtaktsignals ab, um das Analogsignal in digitale Daten umzuwandeln. Die Schreibsteuereinheit **31** schreibt die digitalen Daten in den Musterspeicher **13A**. Eine Einheit des zu der DUT **100** zu liefernden Analogsignals, beispielsweise Analogsignale entsprechend dem gesamten Prüfmuster oder Analogsignale entsprechend einem Zeitzyklus des Prüfmusters, werden in dem Musterspeicher **13A** gespeichert (S14 und S16). Wenn mehrere Analogsignal-Prüfmuster zu der DUT **100** zu liefern sind, werden die obigen Operationen für jedes der Prüfmuster durchgeführt.

Der Mustergenerator **13** liest die Daten aus, die die mehreren Prüfmuster definieren, auf der Grundlage des Standardtaktsignals. Die ausgelesenen Daten werden zu der elektronischen Stiftanordnung **19** über das Stiftdaten-Auswahlglied **15** und die Wellenform-Formungsvorrichtung **17** ausgegeben. Die elektronischen Stiftanordnung **19** wandelt die Prüfmuster, die als Analogsignale zuzuführen sind, in Analogsignale um, gibt die Analogsignale zu den Eingabe-analogstiften APIN der DUT **100** aus. Die elektronische Stiftanordnung **19** gibt auch die digitalen Signale der Prüfmuster, die als digitale Signale zuzuführen sind, zu den Eingabe-digitalstiften DPIN der DUT **100** aus. Wenn der Musterspeicher **13A** die Daten der Analogsignale entsprechend einem Zeitzyklus des Prüfmusters speichert, gibt der Mustergenerator **13** wiederholt die in dem Musterspeicher **13A** gespeicherten Daten aus. Wenn der Musterspeicher die Daten der Analogsignale entsprechend dem gesamten Prüfmuster speichert, gibt der Mustergenerator **13** die in dem Musterspeicher **13A** gespeicherten Daten nur einmal aus (S18).

Fig. 9 zeigt ein zweites Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel der Erfindung. Die Komponenten, welche die gleichen wie diejenigen in **Fig. 5** gezeigten sind, haben dieselben Symbole, und auf ihre Erläuterung wird verzichtet. Die elektronische Stiftanordnung **19** enthält mehrere elektronische Stiftanordnungen **20**, von denen jeweils eine einem der Stifte der DUT **100** entspricht. Die elektronische Stiftanordnung **20** enthält einen Treiber **20A**, einen Puffer **20D**, eine Analog/Digital-Schalteinheit **20F**, eine Eingabe/Ausgabe-Schalteinheit **20G**, eine Verriegelungsschaltung **20H** und ein LPF **20I**.

Die Verriegelungsschaltung ist in diesem Beispiels eine Flip-Flop-Schaltung. Die Flip-Flop-Schaltung **20H** hat einen D-Stift, einen Taktstift, einen Q-Stift und einen /Q-Stift. Das von der Wellenform-Formungsvorrichtung **17** ausgegebene Prüfmuster wird an dem D-Stift der Flip-Flop-Schaltung **20H** eingegeben. Das von dem Taktgenerator **11** ausgegebene Zitterreduzierungs signal (Zitterreduzierer) wird an dem Taktstift der Flip-Flop-Schaltung **20H** eingegeben. Das Zitterreduzierungs signal hat dieselbe Frequenz wie die eines Abtastsignals der Daten, die das in dem Musterspeicher **13A** gespeicherte Analogsignal definieren. Das Standardtaktsignal oder ein Signal mit einer vorbestimmten verzögerten Periode relativ zu dem Standardtaktsignal wird als das Zitterreduzierungs signal verwendet. Im Allgemeinen hängt die Geschwindigkeit des Zitterns von dem Zeitpunkt in dem Taktzyklus ab, daher wird das Prüfmuster zu einem Zeitpunkt verriegelt, zu welchem die Geschwindigkeit des Zitters klein ist.

Die Flip-Flop-Schaltung **20H** verriegelt das Prüfmuster und gibt das Prüfmuster und das umgekehrte Prüfmuster zur selben Zeit mit jeder Aufwärtsverschiebung des Zitterreduzierungs signals aus. Dies bedeutet, daß die Flip-Flop-Schaltung **20H** das Prüfmuster von dem Q-Stift ausgibt und das umgekehrte Prüfmuster von dem /Q-Stift ausgibt auf der Grundlage des von dem Taktstift eingegebenen Zitterreduzierungs signals. Durch dies Operation kann in dem Einga-

beprüfmuster erzeugtes Zittern reduziert werden. Das LPF **20I** gibt das Prüfmuster und das umgekehrte Prüfmuster, welche von der Flip-Flop-Schaltung **20H** ausgegeben wurden, ein. Das LPF **20I** wandelt das Prüfmuster in Analogsignale um auf der Grundlage des eingegebenen Prüfmusters und des umgekehrten Prüfmusters.

Fig. 10 zeigt ein drittes Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung. Die elektronische Stiftanordnung **19** ist ähnlich dem zweiten Beispiel der in **Fig. 9** gezeigten elektronischen Stiftanordnung **20**, weist aber weiterhin Verstärker **20J** und **20K** auf. Der Verstärker **20J** ist zwischen dem Q-Stift der Flip-Flop-Schaltung **20H** und einem der Eingangsstifte des LPF angeordnet. Der Verstärker **20J** verstärkt den Spannungspegel des von dem Q-Stift der Flip-Flop-Schaltung **20H** ausgegebenen Prüfmusters. Das Prüfmuster wird dann in das LPF **20I** eingegeben. Der Verstärker **20K** befindet sich zwischen dem /Q-Stift der Flip-Flop-Schaltung **20H** und dem anderen der Eingangsstifte des LPF **20I**. Der Verstärker **20K** verstärkt den Spannungspegel des von dem /Q-Stift der Flip-Flop-Schaltung **20H** ausgegebenen umgekehrten Prüfmusters. Das umgekehrte Prüfmuster wird dann in das LPF **20I** eingegeben. In diesem Beispiel einer elektronischen Stiftanordnung **19** kann der Spannungspegel der Analogsignale durch Verstärken der digitalen Signale, welche in die Analogsignale umzuwandeln sind, verstärkt werden. Daher kann die Struktur im Vergleich mit einem analogen Verstärker, welcher den Spannungspegel von Analogsignalen direkt verstärkt, vereinfacht werden.

Fig. 11 zeigt ein vierth Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel der vorliegenden Erfindung. Die DUT **100** enthält einen Bezugsstift (ref pin), welcher ein Versetzungssignal ausgibt, das eine Versetzung der Analogsignale anzeigt. Die elektronische Stiftanordnung **20** dieser elektronischen Stiftanordnung **19** enthält einen Treiber **20A**, ein LPF **20L** und eine Eingabe/Ausgabe-Schalteinheit **20G**. Das LPF **20L** wandelt die digitalen Signale des von dem Treiber **20A** eingegebenen Prüfmusters in Analogsignale um, indem nur Signale hindurchgelassen werden, die eine Frequenz bei einer vorbestimmten Grenzfrequenz oder darunter aufweisen. Das LPF **20L** gibt die umgewandelten Analogsignale nach dem Addieren der Versetzung zu diesem auf der Grundlage des von dem Bezugsstift der DUT **100** eingegebenen Versetzungssignals zu einem vorbestimmten Stift der DUT **100** aus.

Fig. 12 zeigt ein von der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung ausgegebenes Analogsignal. **Fig. 12** zeigt das von der in **Fig. 11** gezeigten elektronischen Stiftanordnung **19** ausgegebene Prüfmuster. Wie in **Fig. 12** gezeigt ist, wird das Prüfmuster, zu welchem die Versetzung (ref) addiert wurde, von der elektronischen Stiftanordnung **19** zu der DUT **100** ausgegeben. Die elektronischen Stiftanordnung **19** kann ein Analogsignal mit einem angemessenen Spannungspegel zu der DUT **100** liefern.

Fig. 13 zeigt ein fünftes Beispiel der Struktur der elektronischen Stiftanordnung nach dem ersten Ausführungsbeispiel gemäß der vorliegenden Erfindung. Die DUT **100** enthält einen Bezugsstift (ref pin), zu welchem ein den Standardspannungspegel definierendes Signal geliefert wird. Die elektronische Stiftanordnung **20** enthält einen Treiber **20A**, ein LPF **20M**, eine Eingabe/Ausgabe-Schalteinheit **20G** und einen Versetzungssignalgenerator **20N**.

Der Versetzungssignalgenerator **20N** liefert das den Standardspannungspegel der DUT **100** definierende Signal zu dem Bezugsstift der DUT **100** und dem LPF **20M**. Das LPF

- 20M wandelt die von dem Treiber 20A eingegebenen digitalen Signale der Prüfmuster in Analogsignale um, indem nur Signale mit einer Frequenz bei einer vorbestimmten Grenzfrequenz oder darunter durchgelassen werden. Das LPF 20M addiert die Versetzung zu den umgewandelten Analogsignalen auf der Grundlage des von dem Versetzungssignalgenerator 20N eingegebenen Signals zur Ausgabe zu einem vorbestimmten Stift der DUT 100.

Die folgende Erfindung ist nicht auf die obigen Ausführungsbeispiele begrenzt und viele Änderungen können 10 durchgeführt werden, wie nachfolgend erläutert wird.

Hinsichtlich des ersten Beispiels kann, obgleich die elektronische Stiftanordnung 19 mehrere elektronische Stiftanordnungen 20 aufweist, welche in dem obigen Ausführungsbeispiel einander identisch sind, die elektronische Stiftanordnung 19 wenigstens eine vorbeschriebene elektronische Stiftanordnung 20 aufweisen. 15

Hinsichtlich des zweiten Beispiels kann, obgleich bei einem obigen Ausführungsbeispiel die elektronische Stiftanordnung 20 eine Struktur hat, welche in der Lage ist, auszugebende analoge Signale und digitale Signale auszuwählen, die elektronische Stiftanordnung 20 eine Struktur haben, welche entweder das Analogsignal-Prüfmuster oder das Digitalsignal-Prüfmuster ausgibt. 20

Hinsichtlich des dritten Beispiels kann die in Fig. 4 gezeigte Prüfvorrichtung verschiedene Strukturen haben. Die Prüfvorrichtung kann mit nur dem Mustergenerator 13 und der elektronischen Stiftanordnung 19 ausgebildet sein. Zusätzlich kann die Prüfvorrichtung weiterhin wahlweise Elemente aufweisen. Z. B. kann der Analysator 21 als ein Teil der Prüfvorrichtung ausgebildet sein oder der Analysator 21 kann eine externe Vorrichtung sein. Der Analysator 21 kann eine CPU zum Steuern der gesamten Erfassungsoperation, einen Komparator zum Vergleichen des Ausgangssignals von der DUT 100 und des erwarteten Wertes des Ausgangssignals sowie einen Speicher zum Speichern des Vergleichsresultates aufweisen. 25

Hinsichtlich des vierten Beispiels kann die in Fig. 4 gezeigte Prüfvorrichtung weiterhin eine Vorrichtungshalterung aufweisen, an der die DÜT 100 befestigt ist. Eine Einheit enthaltend die Vorrichtungshalterung kann ein Teil der Prüfvorrichtung sein, oder die Einheit kann von der Prüfvorrichtung getrennt sein. In dem letzten Fall können die Prüfvorrichtung und die Einheit enthalten die Vorrichtungshalterung als ein Prüfsystem ausgebildet sein. 40

Hinsichtlich des fünften Beispiels kann die in Fig. 5 gezeigte elektronische Stiftanordnung 19 verschiedene Strukturen haben. Die elektronische Stiftanordnung 19 braucht in einigen Fällen den Treiber 20A nicht zu enthalten. Die elektronische Stiftanordnung 19 kann drei oder mehr Tiefpaßfilter aufweisen. Bandpaßfilter können anstelle der Tiefpaßfilter LPF verwendet werden. Die Filterschalteinheit 20E, die Analog/Digital-Schalteinheit 20F und die Eingabe/Ausgabe-Schalteinheit 20G können als typische mechanische Schalter wie ein Abblendschalter, ein Drehschalter oder dergleichen oder als elektrische Schalter wie ein Dreizustandssteller enthaltend einen TTL und einen MOS, MOS-Schalter und dergleichen ausgebildet sein. 45

Hinsichtlich des sechsten Beispiels kann jedes der Prüfmuster in dem in Fig. 6 gezeigten Diagramm verschiedene Zeitbasen haben. Dies bedeutet, daß die Zeitbasen für jedes der Prüfmuster vergrößert und verkleinert werden kann. Da sich die Quellenspannung relativ sehr langsam im Vergleich mit logischen Hochgeschwindigkeitssignalen verändert, kann der Anzeigemaßstab für die Quellenspannung "VDD" in die Größenordnung von Millisekunden eingestellt werden. Dann kann der Anzeigemaßstab für das Taktignal "Takt" in der Größenordnung Nanosekunden eingestellt 60

werden.

Gemäß der vorliegenden Erfindung können auf einfache Weise und mit geringen Kosten mehrere Analogsignale zu einer elektronischen Vorrichtung geliefert werden. Analogsignale und Digitalsignale sind genau synchronisiert für die Zuführung zu der elektronischen Vorrichtung. 65

Patentansprüche

1. Prüfvorrichtung zum elektrischen Prüfen einer elektronischen Vorrichtung (100) mit mehreren Eingabestiften, welche aufweist:

einen Mustergenerator (13) zum Erzeugen mehrerer digitale Signale verwendender Prüfmuster auf der Grundlage von Daten, die mehrere Prüfmuster enthaltend ein Analogsignal-Prüfmuster und ein Digitalsignal-Prüfmuster, die zu der elektronischen Vorrichtung (100) zu liefern sind, definieren, wobei die Prüfmuster an den mehreren Eingabestiften der elektronischen Vorrichtung (100) eingegeben werden, und ein erstes Filter (20B, 20I, 20L und 20M), das die digitalen Signale des Analogsignal-Prüfmuster in Analogsignale umwandelt, dadurch gekennzeichnet,

dass die mehreren Prüfmuster enthaltend das Analogsignal-Prüfmuster zu der elektronischen Vorrichtung (100) geliefert werden.

2. Prüfvorrichtung nach Anspruch 1, gekennzeichnet durch einen Musterspeicher (13A) zum Speichern der die mehreren Prüfmuster definierenden Daten.

3. Prüfvorrichtung nach Anspruch 2, dadurch gekennzeichnet, daß die in dem Musterspeicher (13A) gespeicherten Daten die Daten zum Zuführen des Analogsignal-Prüfmusters als Analogsignale zu der elektronischen Vorrichtung (100) und zum Zuführen der Digitalsignal-Prüfmuster als Digitalsignale zu der elektronischen Vorrichtung (100) enthalten.

4. Prüfvorrichtung nach Anspruch 3, gekennzeichnet durch eine Anzeigeeinheit (25) zur Darstellung eines Diagramms, in welchem sowohl das Analogsignal-Prüfmuster als auch das Digitalsignal-Prüfmuster in Übereinstimmung mit einer Zeitbasis gezeigt werden.

5. Prüfvorrichtung nach Anspruch 3 oder 4, gekennzeichnet durch eine Zeitsetzeinheit (23) zum Einstellen der Zeit für die Zuführung des Analogsignal-Prüfmusters und des Digitalsignal-Prüfmusters zu der elektronischen Vorrichtung (100), wobei der Prüfmustergenerator (13) die mehreren Prüfmuster auf der Grundlage der von der Zeitsetzeinheit (23) eingestellten Zeit erzeugt.

6. Prüfvorrichtung nach einem der Ansprüche 2 bis 5, gekennzeichnet durch einen Taktgenerator (11), wobei der Mustergenerator (13) die mehreren Prüfmuster auf der Grundlage des Taktsignals erzeugt.

7. Prüfvorrichtung nach Anspruch 6, dadurch gekennzeichnet, daß der Musterspeicher (13A) jeweils ein Bit der das Analogsignal-Prüfmuster, das zu der elektronischen Vorrichtung (100) zu liefern ist, definierenden Daten in jeder Adresse hier von speichert, und daß der Mustergenerator (13) aufeinander folgend das jeweils eine Bit der an jeder der Adressen gespeicherten Daten auf der Grundlage des Taktsignals ausliest, um die Prüfmuster zu erzeugen.

8. Prüfvorrichtung nach einem der Ansprüche 2 bis 7, dadurch gekennzeichnet, daß der Musterspeicher (13A) eine Bitanordnung speichert, welche durch digitale Umwandlung des zu der elektronischen Vorrich-

tung (100) zu liefernden Analogsignal-Prüfmusters in Übereinstimmung mit einem vorbestimmten Abtasttakt erhalten wurde.

9. Prüfvorrichtung nach Anspruch 8, dadurch gekennzeichnet, daß die digitale Umwandlung eine Delta/Sigma-Modulation enthält.

10. Prüfvorrichtung nach Anspruch 8 oder 9, dadurch gekennzeichnet, daß der Abtasttakt eine Frequenz aufweist, die das m/n-fache ($m > 0, n > 1$, m und n ganze Zahlen) von derjenigen des Taktsignals beträgt.

11. Prüfvorrichtung nach einem der Ansprüche 8 bis 10, gekennzeichnet durch einen Zitterreduktionssignal-Generator, welcher Zitterreduktionssignale mit derselben Frequenz wie der des Abtasttaktes erzeugt, und eine Verriegelungsschaltung (20H) zur Ausgabe digitaler Signale von wenigstens einem der Prüfmuster durch Synchronisieren der Zitterreduktionssignale, wobei das erste Filter (20B, 20I, 20L und 20M) die digitalen Signale des wenigstens einen von der Verriegelungsschaltung (20H) ausgegebenen Prüfmusters in Analogsignale umwandelt.

12. Prüfvorrichtung nach Anspruch 11, dadurch gekennzeichnet, daß die Verriegelungsschaltung (20H) digitale Signale und umgekehrte digitale Signale des wenigstens einen der Prüfmuster auf der Grundlage der Zitterreduktionssignale ausgibt, und das erste Filter (20I) die digitalen Signale des wenigstens einen von der Verriegelungsschaltung (20H) ausgegebenen in Analogsignale auf der Grundlage der digitalen Signale und der umgekehrten digitalen Signale des wenigstens einen Prüfmuster umwandelt.

13. Prüfvorrichtung nach Anspruch 11 oder 12, gekennzeichnet durch einen Treiber (20A) zum Einstellen eines Spannungspiegels der digitalen Signale des wenigstens einen der Prüfmuster, das von der Verriegelungsschaltung (20H) ausgegeben wird, für die Ausgabe, wobei das erste Filter (20L) die von dem Treiber (20A) ausgegebenen digitalen Signale des wenigstens einen der Prüfmuster in Analogsignale umwandelt.

14. Prüfvorrichtung nach einem der Ansprüche 1 bis 13, gekennzeichnet durch eine Auswahlschaltung (20F) zur Auswahl entweder des von dem Prüfmustergenerator (13) erzeugten Digitalsignal-Prüfmusters oder des durch das erste Filter (20B, 20I) umgewandelten Analogsignal-Prüfmusters für die Zuführung zu der elektronischen Vorrichtung (100).

15. Prüfvorrichtung nach einem der Ansprüche 1 bis 14, gekennzeichnet durch ein zweites Filter (20C) mit einem spezifischen Unterschied gegenüber dem ersten Filter (20B), das die Digitalsignale des von dem Prüfmustergenerator (13) erzeugten Prüfmusters in Analogsignale umwandelt, und eine Filterschalteinheit (20E) zur Auswahl entweder durch das erste Filter (20B) oder der durch das zweite Filter (20C) umgewandelten Analogsignale der Prüfmuster für die Zuführung zu der elektronischen Vorrichtung (100).

16. Prüfvorrichtung nach einem der Ansprüche 1 bis 15, dadurch gekennzeichnet, daß die elektronische Vorrichtung (100) Versetzungssignale zum Versetzen der zu dieser gelieferten Prüfmuster ausgibt, und das erste Filter (20B, 20I, 20L und 20M) den Spannungspiegel der ausgegebenen Analogsignale auf der Grundlage des Versetzungssignals einstellt.

17. Prüfvorrichtung nach einem der Ansprüche 1 bis 15, gekennzeichnet durch einen Versetzungssignal-Generator zum Erzeugen von die zu der elektronischen Vorrichtung (100) zu liefernden Prüfmuster definieren-

den Versetzungssignalen, wobei die von dem Versetzungssignalgenerator erzeugten Versetzungssignale in die elektronische Vorrichtung (100) eingegeben werden und das erste Filter (20B, 20I, 20L und 20M) den Spannungspiegel der ausgegebenen Analogsignale auf der Grundlage der Versetzungssignale einstellt.

18. Prüfvorrichtung nach einem der Ansprüche 1 bis 17, gekennzeichnet durch eine Eingabeeinheit (27) zum Eingeben der Analogsignale des zu der elektronischen Vorrichtung (100) zu liefernden Analogsignal-Prüfmusters, einen Umwandler (29) zum Umwandeln der Analogsignale des Analogsignal-Prüfmusters in eine Bitanordnung von digitalen Signalen in Übereinstimmung mit einem vorbestimmten Abtasttakt, und eine Prüfmuster-Schreibsteuereinheit (31) zum Schreiben der Bitanordnung der digitalen Signale hierin.

19. Prüfvorrichtung nach Anspruch 18, dadurch gekennzeichnet, daß der Umwandler (29) eine digitale Umwandlung enthaltend eine Delta/Sigma-Modulation durchführt.

20. Prüfvorrichtung nach Anspruch 18 oder 19, dadurch gekennzeichnet, daß der Abtasttakt eine Frequenz aufweist, welche das m/n-fache ($m > 0, n > 1, m$ und n ganze Zahlen) von der des Taktsignals ist.

21. Verfahren zum elektrischen Prüfen einer elektronischen Vorrichtung (100) mit mehreren Eingabestiften, gekennzeichnet durch Erzeugen mehrerer digitale Signale verwendender Prüfmuster auf der Grundlage von Daten, welche die mehreren Prüfmuster enthaltend ein Analogsignal-Prüfmuster und ein Digitalsignal-Prüfmuster, die zu der elektronischen Vorrichtung (100) zu liefern sind, definieren, welche an den mehreren Eingabestiften der elektronischen Vorrichtung (100) einzugeben sind, Umwandeln der digitalen Signale des Analogsignal-Prüfmusters in Analogsignale, und Zuführen der mehreren Prüfmuster enthalten das Analogsignal-Prüfmuster zu der elektronischen Vorrichtung (100).

22. Verfahren nach Anspruch 21, gekennzeichnet durch die Anzeige eines Diagramms, in welchem sowohl das Analogsignal-Prüfmuster als auch das Digitalsignal-Prüfmuster in Übereinstimmung mit einer Zeitbasis gezeigt sind.

23. Verfahren nach Anspruch 21 oder 22, gekennzeichnet durch die Einstellung der Zeit für die Zuführung des Analogsignal-Prüfmusters und des Digitalsignal-Prüfmusters zu der elektronischen Vorrichtung (100).

24. Verfahren nach einem der Ansprüche 21 bis 23, dadurch gekennzeichnet, daß der Umwandlungsschritt die Einstellung des Spannungspiegels der Analogsignale durch Bezugnahme zu Versetzungswerten der für die elektronische Vorrichtung (100) definierten Prüfmuster umfasst.

25. Prüfverfahren zum elektrischen Prüfen einer elektronischen Vorrichtung (100) enthaltend eine Analogschaltung und eine Digitalschaltung, gekennzeichnet durch

einen ersten Schritt zum Erzeugen digitaler Daten auf der Grundlage eines einzelnen Zeitsignals, wobei die digitalen Daten erste digitale Daten für Analogsignale zum Prüfen der Analogschaltung und zweite digitale Daten für Digitalsignale zum Prüfen der Digitalschaltung enthalten,

einen zweiten Schritt zum Umwandeln der ersten digitalen Daten für Analogsignale zum Prüfen der Analogschaltung in Analogsignale; und

einen dritten Schritt zum Zuführen der zweiten digitalen Daten für Digitalsignale zum Prüfen der Digital- schaltung zu der Digital- schaltung der elektronischen Vorrichtung (100) und der Analogsignale zu der Analog- schaltung der elektronischen Vorrichtung (100).

26. Prüfverfahren nach Anspruch 25, dadurch gekenn- zeichnet, daß der erste Schritt die ersten digitalen Da- ten für Analogsignale zum Prüfen der Analogschaltung als einen Teil der digitalen Daten unter Verwendung ei- ner Delta/Sigma-Modulation erzeugt, und der zweite Schritt die ersten digitalen Daten in die Analogsignale unter Verwendung einer Bandpaßfilterung oder ein Tiefpaßfilterung umwandelt.

Hierzu 10 Seite(n) Zeichnungen

15

20

25

30

35

40

45

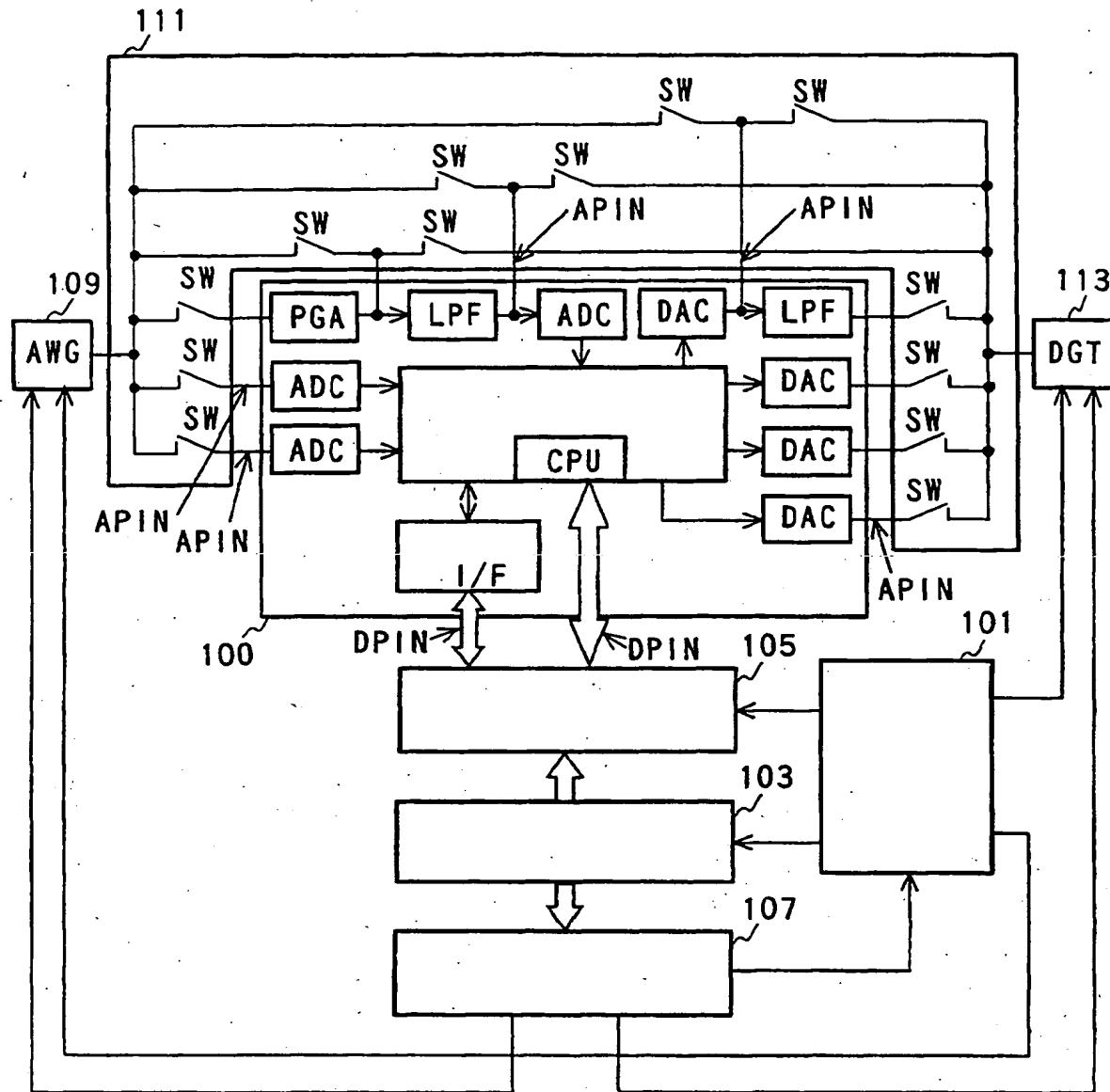
50

55

60

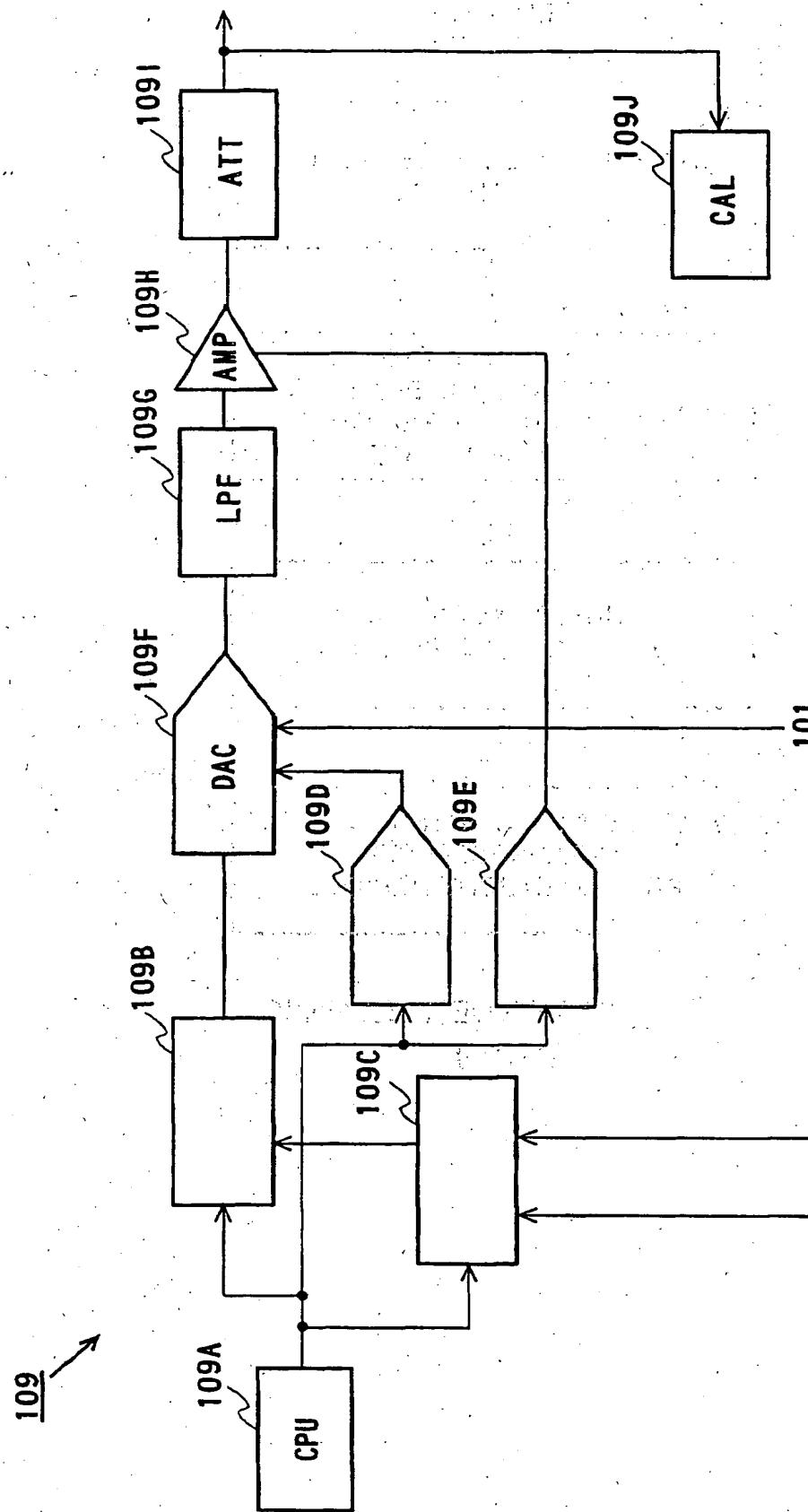
65

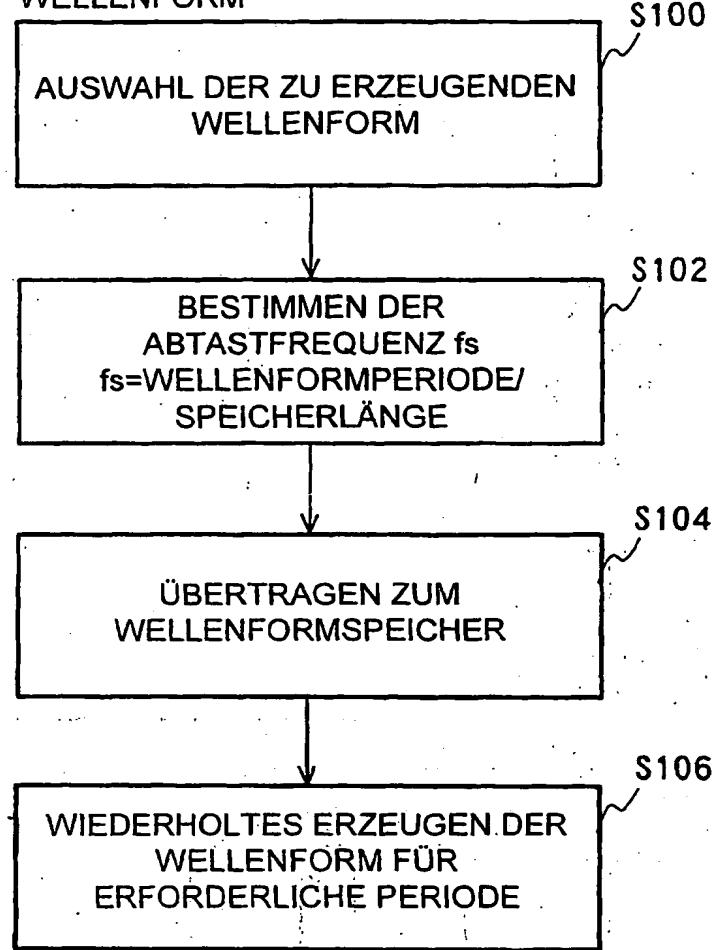
- Leerseite -



STAND DER TECHNIK

FIG. 1

STAND DER TECHNIK
FIG. 2

BEKANNTES VERFAHREN
ZUR ERZEUGUNG DER
WELLENFORM

STAND DER TECHNIK

FIG. 3

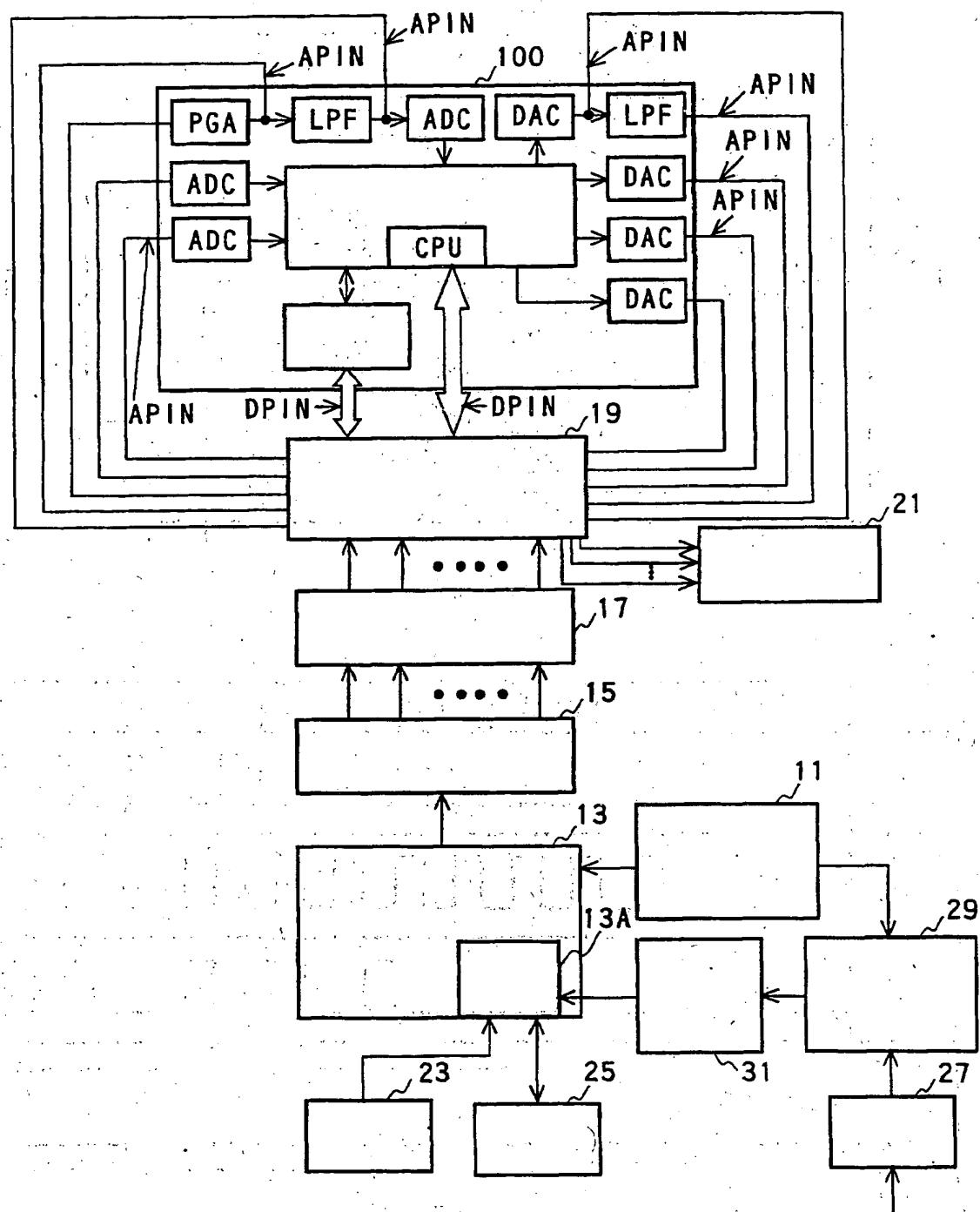


FIG.4

19

20

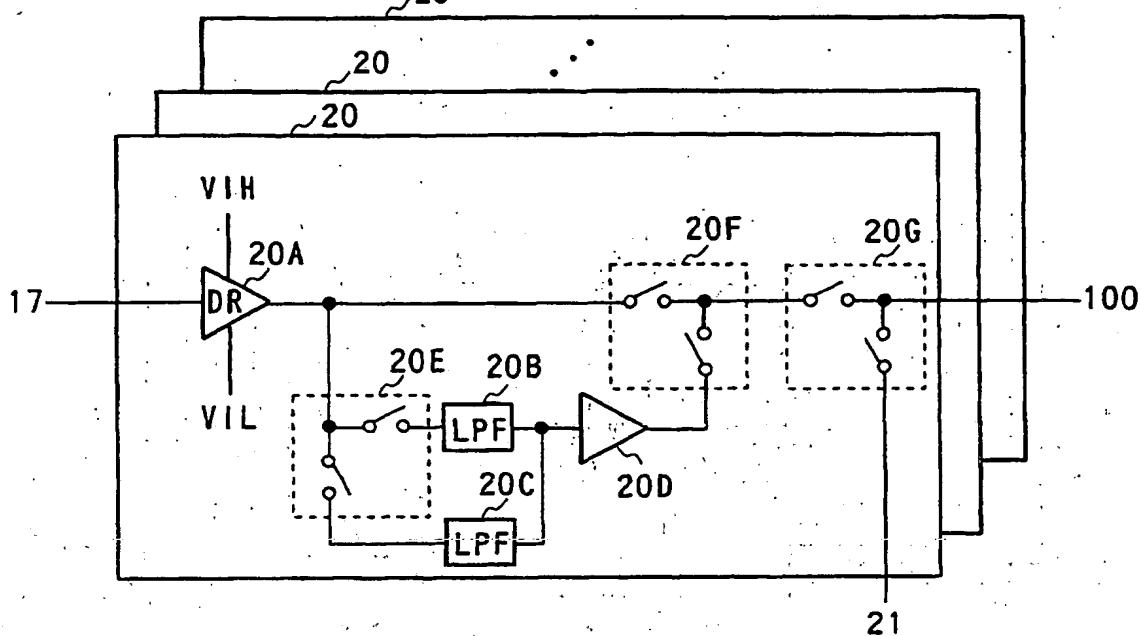


FIG.5

Etikett, PC, Index, Zeit, usw.

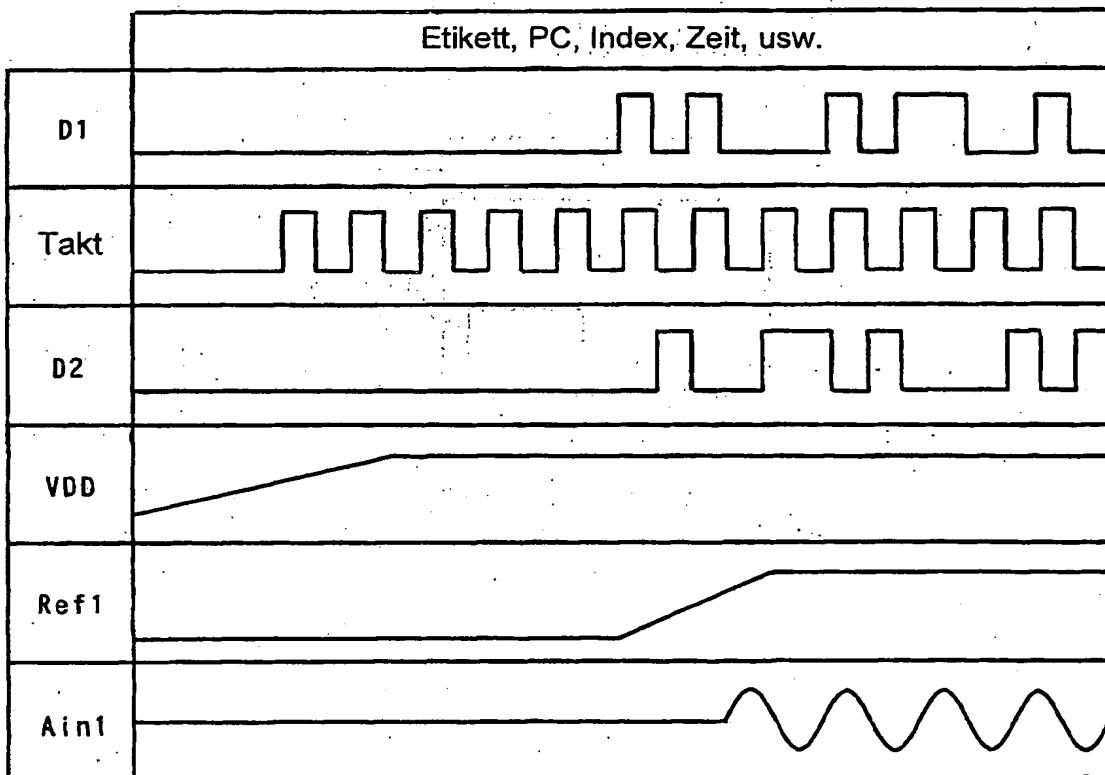


FIG. 6

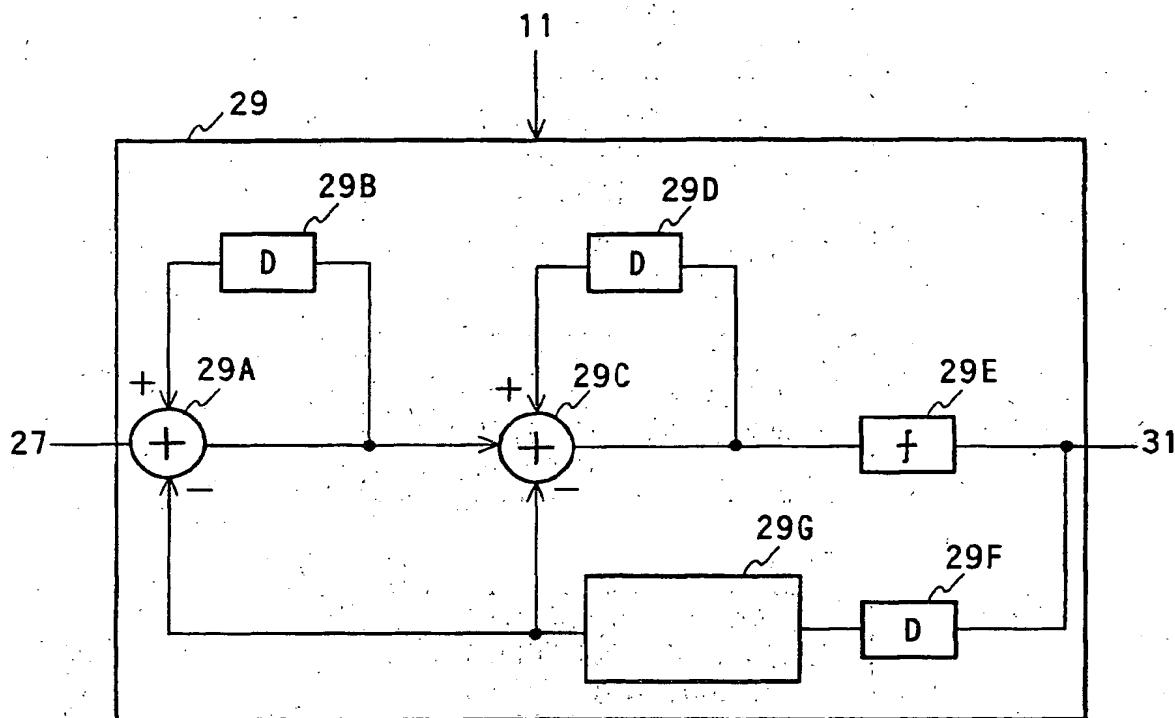


FIG. 7

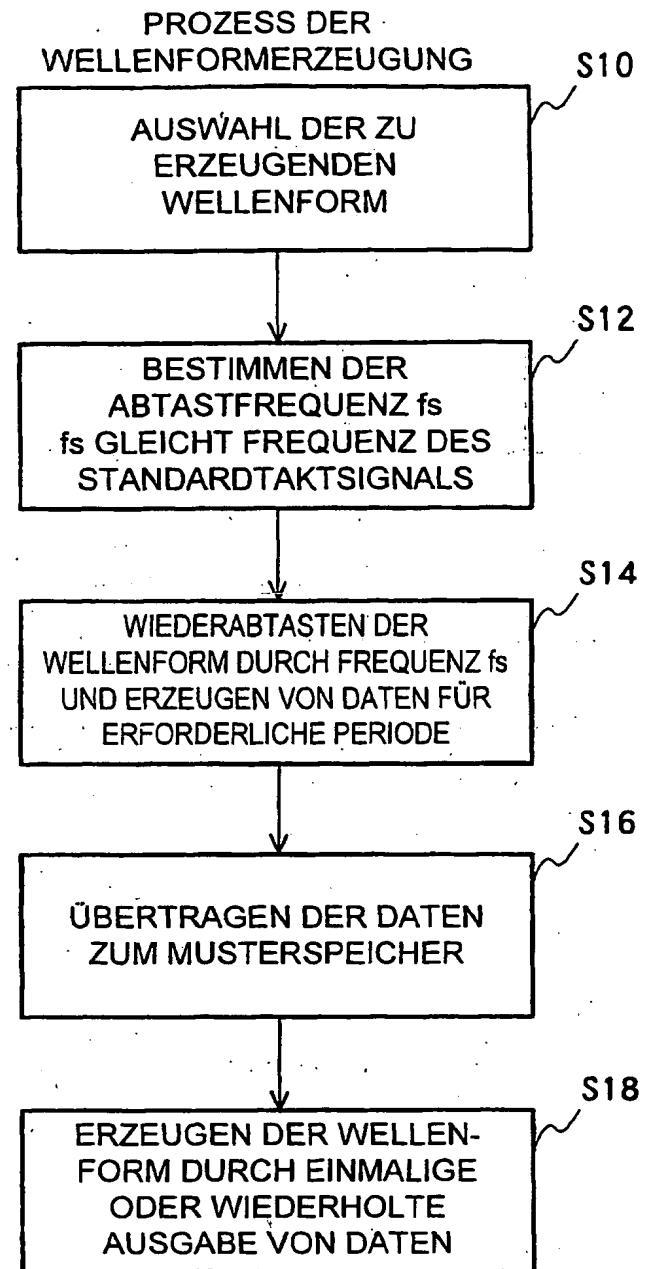


FIG. 8

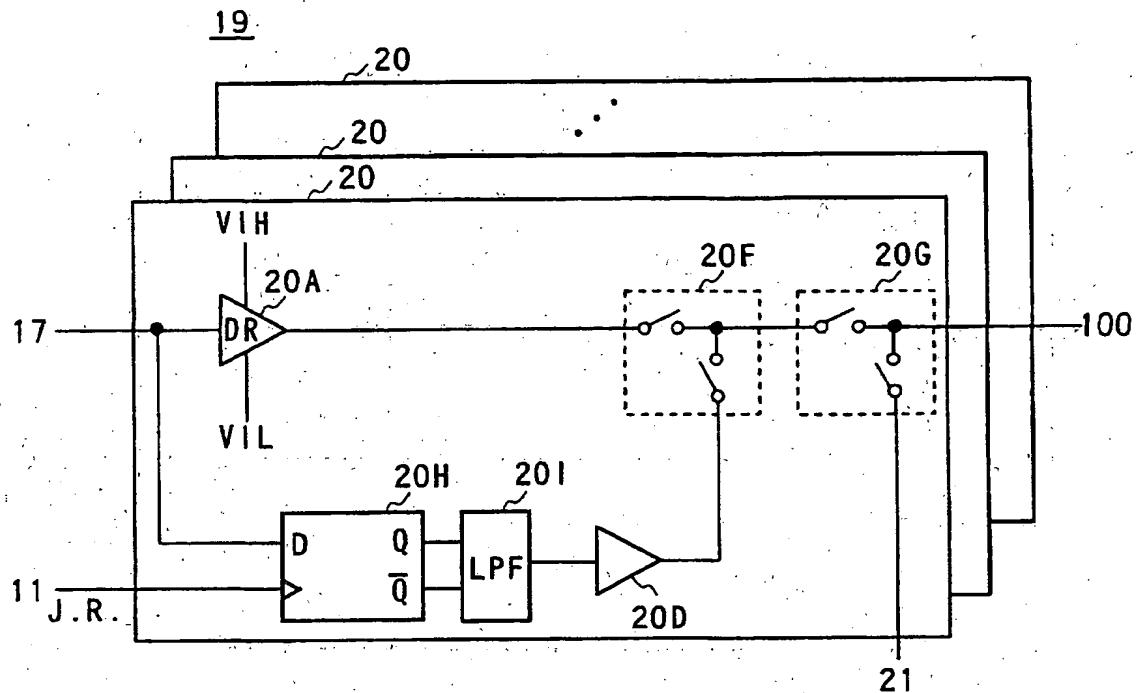


FIG.9

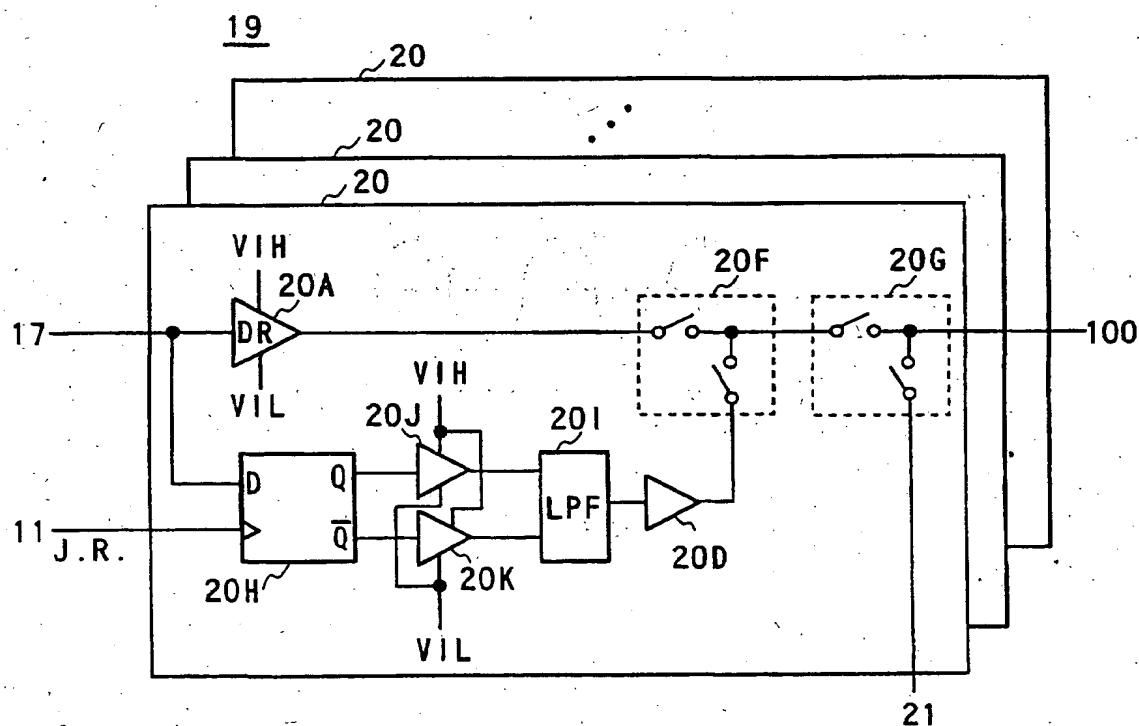


FIG.10

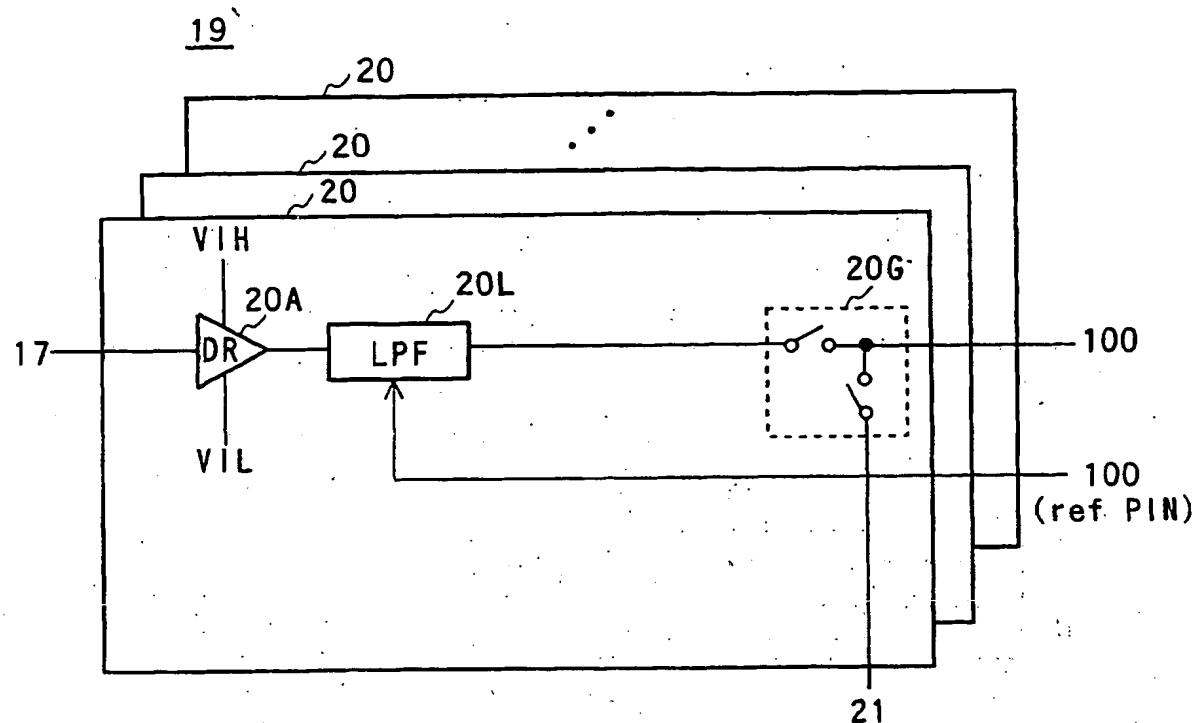


FIG.11

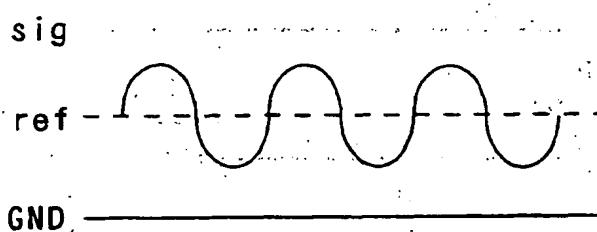


FIG.12

